

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11004595 A**

(43) Date of publication of application: 06 . 01 . 99

(51) Int. Cl.

H02P 7/63

(21) Application number: 09197469

(22) Date of filing: 23 . 07 . 97

(30) Priority: 14 . 04 . 97 JP 09 96062

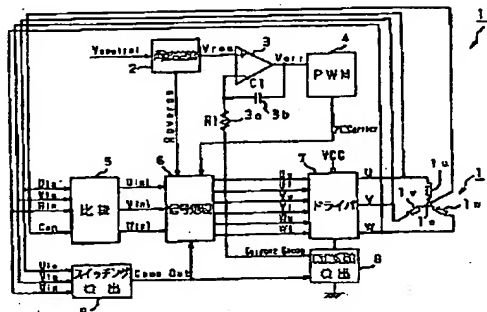
(71) Applicant: **SONY CORP**(72) Inventor: **KIKUCHI ATSUSHI**(54) **MOTOR DRIVE EQUIPMENT**

COPYRIGHT: (C)1999,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To improve the start characteristics of a motor, by supplying a drive current subjected to switching based on PWM(pulse width modulation) signal directly to each phase coil of the motor, and preventing conduction in erroneous phase by improving the counterelectromotive force input by a motor drive equipment for driving this motor.

SOLUTION: A signal processing section 6 detects the rotation position of a rotor based on a counter-electromotive voltage generated and performs rotation control by switching control of the conducting state of the respective phase coils 1U, 1V and 1W. At this time, the signal processing section 6 detects the counter-electromotive force at a timing from a point in time of a transfer of the PWM signal to immediately before one-half period of the PWM signal, thereafter, the counter-electromotive force is detected at the timing of one-half of one duty ratio prescribed by the PWM signal until there is a subsequent transfer of the PWM signal.

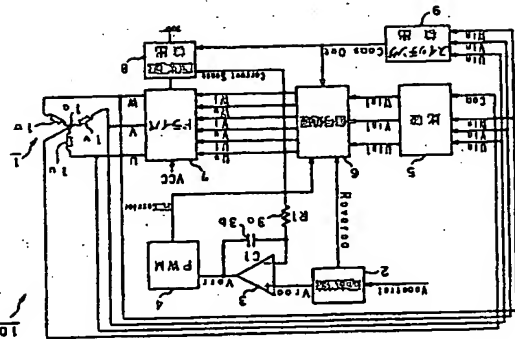


(19) 日本国特許庁 (JP) (12) 公開特許公報 (A) (11) 特許出願番号
特開平11-4595
(43) 公開日 平成11年(1999)1月6日

(51) IntCl. ⁷	国際符号	PI
H02P 7/63	H02P 7/63	302K
特許請求の範囲		
(21) 出願番号	特開平9-187469	(71) 出願人 00002185
(22) 出願日	平成9年(1997)7月23日	ソニー株式会社 東京都品川区北品川6丁目7番5号
(31) 優先権主張番号	特開平9-88082	(72) 発明者 菊池 敏
(32) 優先日	平成9(1997)4月14日	東京都品川区北品川6丁目7番5号 ソニー株式会社内
(33) 優先権主張国	日本 (JP)	(74) 代理人 弁護士 小池 晃 (外2名)

(54) 【発明の名称】 モータ駆動装置

(57) 【要約】
【課題】 PWM信号に基づきスイッチングしたドライブ電流を直接モータの各相コイルに供給して、このモータを駆動するモータの駆動装置で、逆起電圧の取り込みを抑制して、モータの過電圧を防止し、モータの駆動特性を改善することを目的とする。
【解決手段】 信号処理部6は、発生する逆起電圧に基づいてロータの回転位置を検出し、各相コイル1U、1V、1Wの過電圧状態を切り換え制御して逆起電圧を抑制する。このとき、信号処理部6は、PWM信号が切り替わった直後からPWM信号の周期の1/2の直前のタイミングで逆起電圧の検出をし、この後PWM信号の切り替えがあるまではPWM信号で規定された1デューティの1/2のタイミングで逆起電圧の検出をする。



【特許請求の範囲】
【請求項1】 バルス幅変調 (PWM) 信号に基づきスイッチングしたドライブ電流を直接モータの各相コイルに供給して、このモータを駆動するモータの駆動装置において、
モータの回転を制御するモータの回転制御信号に基づいて、PWM信号を生成するPWM信号生成手段と、
モータの各相コイルに生じる逆起電圧を検出する逆起電圧検出手段と、
上記逆起電圧を検出するタイミングを制御するタイミンコントローラ手段と、
上記逆起電圧検出手段により検出した逆起電圧と上記PWM信号とに応じて、各相コイルを駆動するPWMコントロール信号を生成するPWM出力手段と、
上記PWMコントロール信号に基づいてドライブ電流を生成し、上記モータの各相コイルにドライブ電流を供給するドライブ手段とを備え、
上記逆起電圧検出手段により検出した逆起電圧と上記PWM信号とに応じて、各相コイルを駆動するPWMコントロール信号を生成するPWM出力手段と、
上記PWMコントロール信号に基づいてドライブ電流を生成し、上記モータの各相コイルにドライブ電流を供給するドライブ手段とを備え、
上記逆起電圧検出手段は、上記逆起電圧検出手段が2回以上連続して同一相コイルの逆起電圧の変化を検出したときに、検出した逆起電圧に応じたPWMコントロール信号を生成することを特徴とするモータ駆動装置。
【請求項2】 バルス幅変調 (PWM) 信号に基づきスイッチングしたドライブ電流を直接モータの各相コイルに供給して、このモータを駆動するモータの駆動装置において、
モータの回転を制御するモータの回転制御信号に基づいて、PWM信号を生成するPWM信号生成手段と、
モータの各相コイルに生じる逆起電圧を検出する逆起電圧検出手段と、
上記逆起電圧を検出するタイミングを制御するタイミンコントローラ手段と、
上記逆起電圧検出手段により検出した逆起電圧と上記PWM信号とに応じて、各相コイルを駆動するPWMコントロール信号を生成するPWM出力手段と、
上記PWMコントロール信号に基づいてドライブ電流を生成し、上記モータの各相コイルにドライブ電流を供給するドライブ手段とを備え、
上記逆起電圧検出手段は、上記逆起電圧検出手段が2回以上連続して同一相コイルの逆起電圧の変化を検出したときに、検出した逆起電圧に応じたPWMコントロール信号を生成することを特徴とするモータ駆動装置。
【請求項3】 バルス幅変調 (PWM) 信号に基づきスイッチングしたドライブ電流を直接モータの各相コイルに供給して、このモータを駆動するモータの駆動装置において、
モータの回転を制御するモータの回転制御信号に基づいて、PWM信号を生成するPWM信号生成手段と、
モータの各相コイルに生じる逆起電圧を検出する逆起電圧検出手段と、
上記逆起電圧を検出するタイミングを制御するタイミンコントローラ手段と、
上記逆起電圧検出手段により検出した逆起電圧と上記PWM信号とに応じて、各相コイルを駆動するPWMコントロール信号を生成するPWM出力手段と、
上記PWMコントロール信号に基づいてドライブ電流を生成し、上記モータの各相コイルにドライブ電流を供給するドライブ手段とを備え、
上記逆起電圧検出手段は、上記逆起電圧検出手段が2回以上連続して同一相コイルの逆起電圧の変化を検出したときに、検出した逆起電圧に応じたPWMコントロール信号を生成することを特徴とするモータ駆動装置。
【請求項4】 バルス幅変調 (PWM) 信号に基づきスイッチングしたドライブ電流を直接モータの各相コイルに供給して、このモータを駆動するモータの駆動装置において、
モータの回転を制御するモータの回転制御信号に基づいて、PWM信号を生成するPWM信号生成手段と、
モータの各相コイルに生じる逆起電圧を検出する逆起電圧検出手段と、
上記逆起電圧を検出するタイミングを制御するタイミンコントローラ手段と、
上記逆起電圧検出手段により検出した逆起電圧と上記PWM信号とに応じて、各相コイルを駆動するPWMコントロール信号を生成するPWM出力手段と、
上記PWMコントロール信号に基づいてドライブ電流を生成し、上記モータの各相コイルにドライブ電流を供給するドライブ手段とを備え、
上記逆起電圧検出手段は、上記逆起電圧検出手段が2回以上連続して同一相コイルの逆起電圧の変化を検出したときに、検出した逆起電圧に応じたPWMコントロール信号を生成することを特徴とするモータ駆動装置。
【請求項5】 バルス幅変調 (PWM) 信号に基づきスイッチングしたドライブ電流を直接モータの各相コイルに供給して、このモータを駆動するモータの駆動装置において、
モータの回転を制御するモータの回転制御信号に基づいて、PWM信号を生成するPWM信号生成手段と、
モータの各相コイルに生じる逆起電圧を検出する逆起電圧検出手段と、
上記逆起電圧を検出するタイミングを制御するタイミンコントローラ手段と、
上記逆起電圧検出手段により検出した逆起電圧と上記PWM信号とに応じて、各相コイルを駆動するPWMコントロール信号を生成するPWM出力手段と、
上記PWMコントロール信号に基づいてドライブ電流を生成し、上記モータの各相コイルにドライブ電流を供給するドライブ手段とを備え、
上記逆起電圧検出手段は、上記逆起電圧検出手段が2回以上連続して同一相コイルの逆起電圧の変化を検出したときに、検出した逆起電圧に応じたPWMコントロール信号を生成することを特徴とするモータ駆動装置。
【請求項6】 バルス幅変調 (PWM) 信号に基づきスイッチングしたドライブ電流を直接モータの各相コイルに供給して、このモータを駆動するモータの駆動装置において、
モータの回転を制御するモータの回転制御信号に基づいて、PWM信号を生成するPWM信号生成手段と、
モータの各相コイルに生じる逆起電圧を検出する逆起電圧検出手段と、
上記逆起電圧を検出するタイミングを制御するタイミンコントローラ手段と、
上記逆起電圧検出手段により検出した逆起電圧と上記PWM信号とに応じて、各相コイルを駆動するPWMコントロール信号を生成するPWM出力手段と、
上記PWMコントロール信号に基づいてドライブ電流を生成し、上記モータの各相コイルにドライブ電流を供給するドライブ手段とを備え、
上記逆起電圧検出手段は、上記逆起電圧検出手段が2回以上連続して同一相コイルの逆起電圧の変化を検出したときに、検出した逆起電圧に応じたPWMコントロール信号を生成することを特徴とするモータ駆動装置。

イルが煩雑する等の不都合を生ずる。このため、スタートロジック25は、ハイレベルのスタートフラグが供給されるタイミン、すなわち、逆起圧をサンプリングし適速を切り換えた直後から始出し、各トリップアップ25a~25eによりシステムクロック(SYCLock)を例えば32カウントする。そして、システムクロック(SYCLock)を32カウントするまでにラッチ(Latch)信号が供給されない場合は、3相モータ1が停止し、その後もとがなし、次の通電タイミンとするためのleep信号を出力する。このstop信号は、3フェーズロジック22に供給される。

[0108] また、このスタートロジック25は、逆起圧のゼロクロスポイントが検出されるラッチ(Latch)信号によって各トリップアップ25a~25eがリセットされることにより動作が停止する。

[0109] なお、システムクロック(SYCLock)のカウント数(この場合32カウント)は、3相モータ1のトルク定数やね筒となるインナシャにに応じて設定される。このため、この数値に決定されることなく設計に応じた任意の値を設定すればよい。

[0110] 次に、アングル生成ロジック26は、図2に示すように、カレントミラー回路からなる定電流源82と、この定電流源82に接続されたコンデンサ83と、このコンデンサ83に並列に接続されたスイッチ21として働くトランジスタ84とからなるスロープ回路81を有する。

[0111] このスロープ回路81のトランジスタ84は、エッジ検出ロジック22からのスロープ信号(Slope)によりスイッチングがされる。スロープ信号(Slope)がハイのときは、コンデンサ83が放電される。また、スロープ信号(Slope)がローのときは、コンデンサ83が充電される。定電流源82に流れる電流Iは、トランジスタ84に流れる電流Iと比し十分小さい電流に設定する。このことにより、充電時には瞬間的にコンデンサ83に電荷がチャージされ、放電時にはコンデンサ83から徐々に電圧が出力される。すなわち、このスロープ回路81から煩雑的に立ち上がり、定電流源82に流れる電流を可変することにより、出力される台形波の立ち下りの傾きを調整できる。

[0112] アングル生成ロジック26は、スロープ回路81から出力される台形波とPWM信号生成部4により用いられるPWM用周波数が供給され、アングル信号(ANGLE)を生成するコンパレータ85を有する。このコンパレータ85は、PWM用の周波数がスロープ回路81から出力される台形波より大きいときに、ハイとなるアングル信号(ANGLE)信号を生成する。なお、台形波の立ち下り時間をPWM用周波数の周期に比し十分大きいものとすることで、徐々にデューティ

が大きくなるアングル信号(ANGLE)信号を生成できる。

[0113] 図2Jは、PWM用の周波数とアングル信号(ANGLE)信号を示したタイムチャート及び波形図である。

[0114] 図2J(a)は、コンパレータ85に入力されるPWM用周波数と、スロープ回路81の出力である台形波の立ち下り部分の波形図である。コンパレータ85により生成されるアングル信号(ANGLE)は、図2J(b)に示すように、台形波が下がるにつれてデューティが大きくなる。

[0115] なお、アングル生成ロジック26は、信号処理部6の他のブロックとは異なりアナログ回路で構成されている。そのため、例えば、半導体等での信号処理部6を実施するときは、このブロックを別途他の半導体等で構成してもよい。

[0116] このアングル生成ロジック26により生成されたアングル信号(ANGLE)は、アウトプットロジック24に供給される。

[0117] 次に、PLLロジック27は、図2Lに示すような構成を有しており、位相比較器86において、エッジ検出ロジック22から供給されるラッチ(Latch)信号の位相と、電圧可変型周波器(VCO)88から出力されるPLLOUT信号を、1/Nカクンタ58で例えば8分周あるいは16分周した分周信号(F1n)の位相とを比較する。そして、この位相比較出力をローパスフィルタ87を介してVCO88に供給してこのVCO88を共振駆動する。これにより、ラッチ(Latch)信号と同相したPLLOUT信号を生成して、発振ロジック28に供給する。

[0118] なお、エッジ検出ロジック22から供給されるラッチ(Latch)信号は、信号の安定化を図るために、システムクロックと同相させたものにこのPLLロジック27に供給するようにしてもよい。また、このPLLロジック27は、アングル生成ロジック26と同様に、アナログ回路で構成されている。そのため、例えば、半導体等での信号処理部6を実施するとき、このブロックを別途他の半導体等で構成してもよい。

[0119] 次に、共振ロジック28は、図2Mに示すように、共振周波数2からのリバース信号(Reverse)、中央基準ユニット(CPU)等で生成されたモータのオンオフ制御するためのモータオンオフ制御信号(MON/OF)、PLL回路25からのPLLOUT信号、例えば500KHzのメインクロック(Main Clock)及びPWM信号生成部4からのPWM信号(PWM In)に基づいて、各相タイミン信号を生成する。

[0120] 共振ロジック28は、PLLOUT信号をメインクロックと同相させたシステムクロック(SYCLock)を生成する。このシステムクロックは、エッジ検出ロジック22、3フェーズロジック23、スター

トロジック25等に供給される。

[0121] また、発振ロジック28は、モータオンオフ制御信号(MON/OF)をシステムクロック(SYCLock)に同期させた信号を生成して、アウトプットロジック24に供給する。

[0122] また、共振ロジック28は、リバース信号(Reverse)をシステムクロック(SYCLock)に同期させたシステムリバース信号(Reverse)を生成して、アウトプットロジック24に供給する。

[0123] 次に、3フェーズロジック23について説明する。

[0124] この3フェーズロジック23は、図2Jに示すように、逆起圧検出ロジック21からの逆起圧信号Uin2、Vin2、Win2と、3フェーズロジック23からの第1のマスク信号(Mask1)と、システムクロック(SYCLock)が供給され、逆起圧信号Uin2'、Vin2'、Win2'を生成するマスク回路31を有する。

[0125] また、3フェーズロジック23は、マスク回路31からの逆起圧信号Uin2'、Vin2'、Win2'と、システムクロック(SYCLock)と、後述するデコード回路33からの第2のマスク信号(Mask2)が供給され、逆起圧信号Ures、Vres、Wresを生成するフェーズ生成回路32を有する。

[0126] また、3フェーズロジック23は、フェーズ生成回路32からの逆起圧信号Ures、Vres、Wresが供給され、フェーズ出力信号Uuout、Uout、Vuout、Vout、Wuout、Woutと、第3のマスク信号(Mask3)を生成するデコード回路33を有する。

[0127] また、3フェーズロジック23は、フェーズ生成回路32からの逆起圧信号Ures、Vres、Wresが供給され、エッジ検出ロジック22の切替エッジ検出回路72に供給するエッジマスク信号(EdgeMask)信号を生成するエッジマスク生成回路34を有する。

[0128] マスク回路31には、図18(e)で示したような、逆起圧信号Uin2、Vin2、Win2が切り替わったタイミンがつまり切替エッジでハイになり、次のエッジがくるまで低であるタイミンの手前ローとなる第1のマスク信号(Mask1)が供給される。

マスク回路31は、この第1のマスク信号(Mask1)がハイのときには、逆起圧信号Uin2、Vin2、Win2の取り込みを行わず、マスクする回路である。そのため、このマスク回路31では、例えば、逆起圧検出ロジック21の出力がハイレベルした場合などであっても3相モータ1の駆動に影響がないようにしている。

[0129] 具体的に、マスク回路31は、図2Jに示すように、逆起圧信号Uin2とインバータ35cにより反転された第1のマスク信号(Mask1)が供給される第1のANDゲート35aと、後述するDフリップフロップ35eの出力と第1のマスク信号(Mask1)が供給される第2のANDゲート35bと、この第1と第2のANDゲート35a、35bの出力が供給されるORゲート35dと、このORゲート35dの出力をシステムクロック(SYCLock)に同期化させるDフリップフロップ35eとからなるU相マスク回路35を有する。

[0130] このU相マスク回路35は、Dフリップフロップ35eから第1のマスク信号(Mask1)によりマスクされた逆起圧信号Uin2'を出力する。

[0131] また、マスク回路31は、逆起圧信号Vin2とインバータ35cにより反転された第1のマスク信号(Mask1)が供給される第1のANDゲート35aと、後述するDフリップフロップ35eの出力と第1のマスク信号(Mask1)が供給される第2のANDゲート35bと、この第1と第2のANDゲート35a、35bの出力が供給されるORゲート35dと、このORゲート35dの出力をシステムクロック(SYCLock)に同期化させるDフリップフロップ35eとからなるV相マスク回路35を有する。

[0132] このV相マスク回路35は、Dフリップフロップ35eから第1のマスク信号(Mask1)によりマスクされた逆起圧信号Vin2'を出力する。

[0133] また、マスク回路31は、逆起圧信号Win2とインバータ35cにより反転された第1のマスク信号(Mask1)が供給される第1のANDゲート35aと、後述するDフリップフロップ35eの出力と第1のマスク信号(Mask1)が供給される第2のANDゲート35bと、この第1と第2のANDゲート35a、35bの出力が供給されるORゲート35dと、このORゲート35dの出力をシステムクロック(SYCLock)に同期化させるDフリップフロップ35eとからなるW相マスク回路35を有する。

[0134] このW相マスク回路35は、Dフリップフロップ35eから第1のマスク信号(Mask1)によりマスクされた逆起圧信号Win2'を出力する。

[0135] このように、マスク回路31は、第1のマスク信号(Mask1)に基づいて逆起圧信号Uin2'、Vin2'、Win2'を生成し、フェーズ生成回路32に供給する。

[0136] フェーズ生成回路32は、Stop信号に基づいて逆起圧信号Uin2'、Vin2'、Win2'をサンプリングし、このサンプリング出力である逆起圧信号Ures、Vres、Wresを生成し、これらをデコード部29に供給する。なお、この際に、後述するデコード回路33からの第2のマスク信号(Mas

b, 124b, 125bのコレクタに接続されており、各上層トランジスタ123a, 124a, 125aの各エミッタと、各下層トランジスタ123b, 124b, 125bのコレクタと接続点から3相モータ1の各相コイル1U, 1V, 1Wに供給する駆動電圧を取り出すようになっている。

[0205] このような構成を有するドライバ7は、第1から第6のコントローラ信号Uu, U1, Vu, V1, Wu, W1が供給されると、これに応じて各上層トランジスタ123a, 124a, 125a及び各下層トランジスタ123b, 124b, 125bがそれぞれオンオフ制御される。そして、この各上層トランジスタ123a, 124a, 125a及び各下層トランジスタ123b, 124b, 125bのオンオフ制御に応じた駆動電圧VCCが、各接続点から取り出され、これらが駆動電圧U, V, Wとして図1に示す3相モータ1の各相コイル1U, 1V, 1Wにそれぞれ供給される。

[0206] つぎに、駆動電圧出力部8は、図14に示すように、ドライバ7のドライブ電圧が供給される電圧出力部RSと、この電圧出力部RSの両端の電圧を取出す増幅器131とを有する。また、駆動電圧出力部8は、スイッチング電圧出力部9からのCompOut信号に基づいて、増幅器131の出力電圧をスイッチングするスイッチング素子132と、増幅器131の出力電圧がスイッチング素子132を介して供給される増幅器133とを有する。

[0207] このような構成を有する駆動電圧出力部8では、各相コイル1U, 1V, 1Wにそれぞれ供給される駆動電圧が、それぞれ電圧出力部RSに於いて電圧のかたまりで取出される。この電圧出力部RSにより取出された駆動電圧は、増幅器131で増幅及びピンバンプス調整をされ、スイッチング素子132を介して、低抵抗及びコンデンサからなる増幅器133に供給される。

[0208] このとき、電圧出力部RSには、PWM駆動された電圧が間接的に流れている。スイッチング素子132は、CompOut信号に基づき増幅器133に供給する電圧をスイッチングしている。つまり、増幅器133には、ドライバ7に供給されるPWM信号がONになっているときに生じる電圧出力部RSの電圧のみに供給される。そして、この増幅器133から、駆動電圧出力電圧(Current Sense)が出力される。

[0209] また、増幅器133は、CompOut信号がオフしたときに、サンプルホールド回路としての機能が発揮され、実際に3相モータ1に電圧が流れた場合の電圧に近づけるため、所定の増幅率をもってホールドした電圧の値を徐々に小さくする。

[0210] すなわち、駆動電圧出力部8では、ドライバ7のPWM駆動を伴う3相モータ1に流れる電圧を取出すため、ドライバ7がONしているときには通常の電圧取出を行って駆動電圧出力電圧(Current Sense

e) を出力する。そして、OFFしたときには、増幅器133によりサンプリングを行い出力を保持し、ONしているときと同様の値の駆動電圧出力電圧(Current Sense)を出力する。

[0211] このような駆動電圧出力部8を用いることにより、回路サージ信号が回路電圧を落とすためにマイナ入力となったときに、上述したアクトプットロジック24において、上層、下層トランジスタの駆動電圧を完全に反転して制御できる。そのため、駆動電圧出力部8では、図15に示すように、従来生じていたモータのトルクの正逆の切り換え時に生ずる不連続部分がなくなり、モータトルクのリアリティーを確保することができ。

[0212] また、増幅器133が所定の増幅率をもってサンプルホールドするので、3相モータ1がオフしたときに、徐々に回路を制御することができる。

[0213] 最後に、上述の実装の形態の説明では、モータ駆動装置10は3相モータ1を駆動制御するモータ駆動装置10であるとしたが、これは、例えば2相モータ、4相モータ等、他の種数のモータの回転駆動装置に適用可能である。また、メインクロックは500kHzであり、これを16カウントして各種のタイミン信号を生成する等のように、具体的な数値を掲げて説明したが、これは数値に応じて変更可能であり、この場合、本発明に係る技術的思想を逸脱しない範囲であれば種々の変更が可能であることは勿論である。

[0214]

[発明の効果] 本発明に係るモータ駆動装置では、タイミンコントローラ手段が、PWM信号が切り替わった時点からPWM信号の周期の1/2の直前のタイミンで逆起電圧の取出を制御し、PWM信号で規定されたデューティの1/2直前のタイミンで逆起電圧を取出した後PWM信号の切り替えがあるまではPWM信号で規定された1デューティの1/2のタイミンで逆起電圧の取出を制御し、ドライブ手段が、モータの各相コイルにドライブ電圧を供給して、モータをPWM信号に基づいて駆動する。このことにより、逆起電圧を取出する際のノイズを除去し、モータを安定的に駆動することができ、すなわち、PWM信号がオンまたはオフになってすぐの不安定な出力状態では逆起電圧を取出せず、安定した状態で逆起電圧を取出できる。

[0215] また、本発明に係るモータ駆動装置では、2回以上連続して同一相コイルの逆起電圧を取出したときにPWMコントローラ信号を生成することにより、バックノイズを除去し、PWMの切り換えにおいて生じる切換ノイズを除去することができ、モータを安定的に駆動できる。

[0216] また、本発明に係るモータ駆動装置では、切り替わりエッジが取出されてからつぎの切り替わりエッジが取出される直前まで、逆起電圧の取出を停止する

ことにより、逆起電圧が取出されてもコイルの逆起電圧のみの取出が可能で、ノイズに影響されずにモータの駆動ができる。

[0217] また、本発明に係るモータ駆動装置では、各相コイルを駆動するPWMコントローラ信号を切り替える場合に、その切り替えるエッジの前後のPWMコントローラ信号のデューティを滑らかに変化させることにより、音響ノイズやキックバックノイズを除去することができ、モータを安定的に駆動できる。

[0218] また、本発明に係るモータ駆動装置では、PWMのオフ領域でドライブ電圧を取出せずオン領域の値を出力することにより、モータのトルクの正逆の切り換え時に生ずる不連続部分がなくなり、モータトルクのリアリティーを確保することができる。

[0219] また、本発明に係るモータ駆動装置では、PWMのオフ領域でドライブ電圧を取出せずオン領域の値を出力し、PWM出力手段が、モータのブレーキモードの際にドライブ電圧の駆動電圧を反転させることにより、モータのトルクの正逆の切り換え時に生ずる不連続部分がなくなり、モータトルクのリアリティーを確保することができる。

[図面の簡単な説明]

[図1] 本発明の実装の形態のモータ駆動装置のブロック図である。

[図2] 本発明の実装の形態のモータ駆動装置の通常回線の動作説明をするためのタイムチャートである。

[図3] 本発明の実装の形態のモータ駆動装置の同位電圧回路のブロック図である。

[図4] 本発明の実装の形態のモータ駆動装置のPWM信号生成部により生成されるPWM信号を説明するタイムチャートである。

[図5] 本発明の実装の形態のモータ駆動装置の比較部のブロック図である。

[図6] 本発明の実装の形態のモータ駆動装置の通常回線の動作説明をするためのタイムチャートである。

[図7] 本発明の実装の形態のモータ駆動装置のスイッチング電圧出力部のブロック図である。

[図8] 本発明の実装の形態のモータ駆動装置の信号処理部のブロック図である。

[図9] 上記信号処理部の逆起電圧出力ロジックのブロック図である。

[図10] 上記逆起電圧出力ロジックのタイミミングコンローラのブロック図である。

[図11] 上記タイミミングコンローラにより生成されるタイミミングクロックを説明するためのタイミミングチャートである。

[図12] 上記逆起電圧出力ロジックの第1のノイズマスク回路のブロック図である。

[図13] 上記逆起電圧出力ロジックの第2のノイズマスク回路のブロック図である。

[図14] 上記信号処理部のエッジ検出ロジックのブロック図である。

[図15] 上記エッジ検出ロジックのE-X-OR回路の回路図である。

[図16] 上記エッジ検出ロジックの切替エッジ検出部の回路図である。

[図17] 上記エッジ検出ロジックのタイムディレイ回路の回路図である。

[図18] 上記エッジ検出ロジックにより生成される信号を説明するためのタイムチャートである。

[図19] 上記信号処理部のスタートロジックの回路図である。

[図20] 上記信号処理部のアングル生成ロジックの回路図である。

[図21] 上記アングル生成ロジックにより生成されるアングル信号(ANGLE)を説明するためのタイムチャートである。

[図22] 上記信号処理部のPLLロジックのブロック図である。

[図23] 上記信号処理部の3フェーズロジックのブロック図である。

[図24] 上記3フェーズロジックのマスク回路の回路図である。

[図25] 上記3フェーズロジックのフェーズ生成回路の回路図である。

[図26] 上記3フェーズロジックのデコード回路の回路図である。

[図27] 上記3フェーズロジックのエッジマスク生成回路の回路図である。

[図28] 上記信号処理部のアクトプットロジックの反転回路のブロック図である。

[図29] 上記アクトプットロジックの反転回路の回路図である。

[図30] 上記アクトプットロジックのPWM合成回路の回路図である。

[図31] 上記PWM合成回路により合成するPWM信号を説明するためのタイムチャートである。

[図32] 上記アクトプットロジックの他の回路図を示すPWM合成回路の回路図である。

[図33] 本発明の実装の形態のモータ駆動装置のドライブ回路の回路図である。

[図34] 本発明の実装の形態のモータ駆動装置の駆動電圧出力部の回路図である。

[図35] 本発明の実装の形態のモータ駆動装置の回転サーボ信号とトルクの関係を説明するための特性図である。

[図36] 従来のモータ駆動装置のブロック図である。

[図37] 従来のモータ駆動装置に設けられているフィードバック比較部の回路図である。

[図38] 従来のモータ駆動装置の通常回転回線の動作

[28.4.1]

